

MIPI ソリューション

★ 画像技研は、MIPIに対応した製品の開発をお手伝いします。
インタフェースIPの提供、FPGAのカスタマイズ及びボードの
作成も対応可能です。

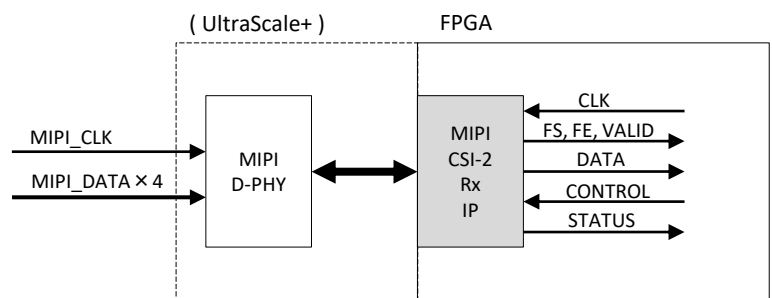
※ 画像技研は、MIPI
アライアンス
メンバーです。

MIPI CSI-2 / DSI FPGA IP

MIPI CSI-2はカメラセンサーを、MIPI DSIはディスプレイをホストプロセッサ、画像プロセッサ、FPGA等のデジタル画像モジュールに接続する、モバイルアプリケーション向け高性能シリアル接続バスです。データレーンあたり、80M~2.5Gbpsをサポートしており、1~4本のデータレーンとクロックレーンで構成されますので、最大10Gbpsの伝送レートを提供可能となります。

◆ CSI-2 Receiver IP

本IPはMIPI High-Speed 信号のLane Merge、PacketデータからPixelデータへの変換を行い、後段回路へ出力します。
UltraScale+にはMIPI D-PHYが内蔵されていますが、それ以外のデバイスでは外付けのPHYチップを使用します。

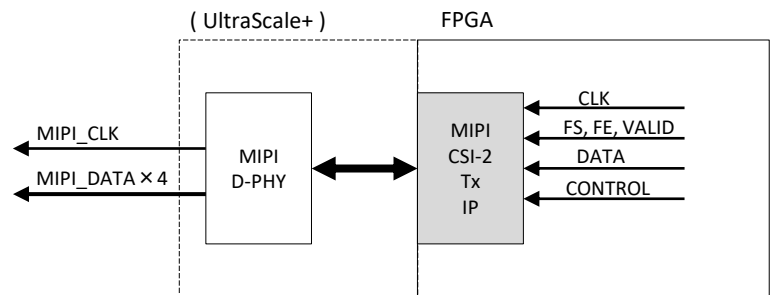


○ ターゲットデバイス

Xilinx : Spartan-6、7 Series (Zynq含む)、UltraScale+
Intel : Cyclone V GX (-C7)

◆ CSI-2 Transmitter IP

本IPは入力された画像信号をMIPI CSI-2のPacketデータとして出力します。
UltraScale+にはMIPI D-PHYが内蔵されていますが、それ以外のデバイスでは外付けのPHYチップを使用します。

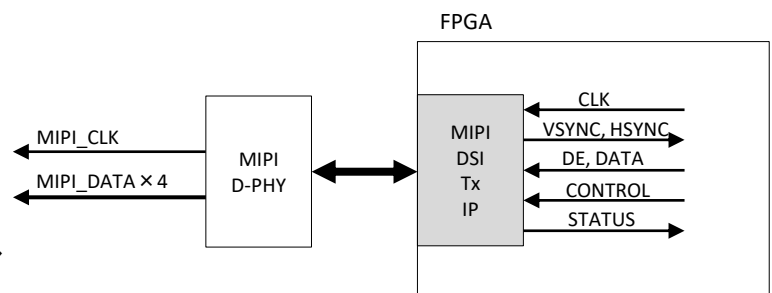


○ ターゲットデバイス

Xilinx : Spartan-6、7 Series (Zynq含む)、UltraScale+
Intel : Arria 10 GX (-3)

◆ DSI Transmitter IP

本IPは入力された画像信号をMIPI DSIのPacketデータとして出力します。
MIPI D-PHYで、High-Speed信号とLow-Power信号を合成して出力します。Escapeモードを用いたLow-Power Data Transmission双方向通信、イベントの検知およびUltra-Low Power Stateに対応しており、HS、LP共に任意のコマンドを発行可能です。



○ ターゲットデバイス

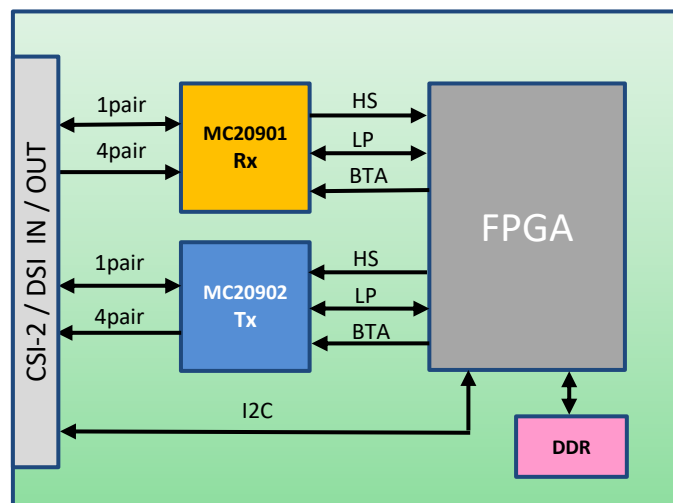
Xilinx : Spartan-6、7 Series (Zynq含む)

◎ 高速伝送設計

MIPI CSI-2 / DSIでは、データレーンあたり2.5Gbpsと高速信号を扱いますので、基板設計、FPGA設計にノウハウが必要となります。
画像技研は、各社イメージセンサーやISPを使用した、豊富な動作実績がございます。

◎ 用途

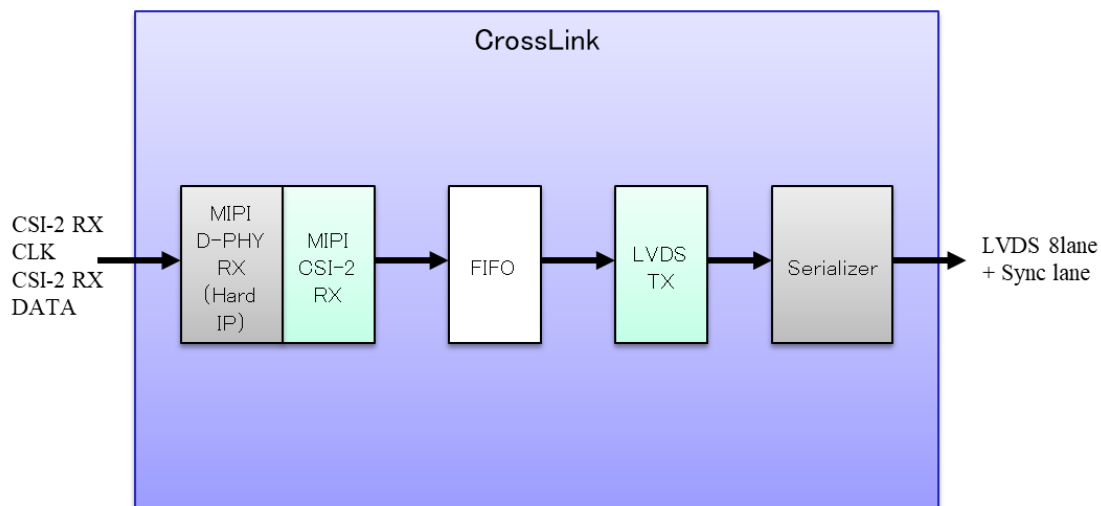
- ・ カメラモジュール、ISP、イメージセンサ評価・デモシステム
- ・ ステレオカメラシステム
- ・ MIPIデバイス応用システム
- ・ MIPI USB3.0カメラ
- ・ MIPI / DVI変換ボード
- ・ MIPI / LVDS変換ボード



基板構成例

◎ カスタマイズ対応

- ・ DSI Rxはカスタマイズで対応可能です。
- ・ Virtual Channel (VC)にもカスタマイズで対応可能です。
- ・ Xilinx以外のデバイス対応についてもお問い合わせください。



Lattice社CrossLinkを使用したMIPI CSI-2 to LVDS Bridge FPGA カスタマイズ例

【開発・製造元】



〒182-0025 東京都調布市多摩川3-36-19
[TEL] 042-487-5003 [FAX] 042-487-5004
[URL] <http://www.gazogiken.co.jp/>